

**REFLECTION TYPE LIQUID CRYSTAL PANEL**

Publication number: JP4056827 (A)

Publication date: 1992-02-24

Inventor(s): SATO MASUJI; TANAKA AKIRA; WAKATSUKI NOBORU

Applicant(s): FUJITSU LTD

Classification:

- international: G02F1/136; G02F1/133; G02F1/1362; G02F1/1368; G02F1/13;  
(IPC1-7): G02F1/133; G02F1/136

- European: G02F1/1362S

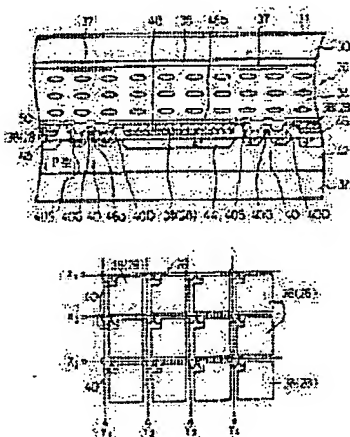
Application number: JP19900164281 19900625

Priority number(s): JP19900164281 19900625

**Abstract of JP 4056827 (A)**

**PURPOSE:** To obtain a flat reflection face by forming picture element electrodes only on the electrode surfaces of accumulative capacitors parallel with respective liquid crystal capacitors and using the surfaces of the picture element electrodes as the reflection faces of incident light.

**CONSTITUTION:** Accumulative capacitors 46b parallel with respective capacitors of liquid crystal 34 are arranged under the picture element electrodes 38, the electrodes 38 and one electrode 48 of the capacitors 46b are connected to the drains of field effect transistors (FETs) 40 in common and the electrodes 38 are formed only on one electrode surfaces of the capacitors 46b so that the surfaces of the electrodes 38 are used as the reflection surfaces of incident light. Namely the electrode surfaces of the capacitors 46 are essentially flatly formed and the electrodes 38 are formed only on the flattened electrode surfaces of the capacitors 46b. Thereby, the reflection faces are flattened without especially executing flattening processing.



Data supplied from the esp@cenet database — Worldwide

## ⑫ 公開特許公報(A) 平4-56827

⑬ Int. Cl.<sup>3</sup>G 02 F 1/136  
1/133

識別記号

5 0 0  
5 5 0

庁内整理番号

9018-2K  
8806-2K

⑭ 公開 平成4年(1992)2月24日

審査請求 未請求 請求項の数 10 (全9頁)

⑮ 発明の名称 反射型液晶パネル

⑯ 特 願 平2-164281

⑰ 出 願 平2(1990)6月25日

⑱ 発 明 者 佐 藤 万 寿 治 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑲ 発 明 者 田 中 章 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑲ 発 明 者 若 月 昇 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑳ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

㉑ 代 理 人 弁理士 青 木 朗 外4名

## 明 細 書

## 1. 発明の名称

反射型液晶パネル

## 2. 特許請求の範囲

1. 対向する基板(30・32)の間に液晶(34)を封入し、入射側の基板に透明電極(36)を設けるとともに、他方の基板に微小な所定の形状の画素電極(38)を設け、該画素電極に接続するスイッチング用電解効果トランジスタ(40)を有するアクティブマトリクス(X・Y)を設け、さらに該画素電極の下方に位置し且つ各液晶の容量と並列な蓄積容量(46b)を設けるとともに該画素電極及び該蓄積容量の一方の電極(48)が該電解効果トランジスタのドレインと共通的に接続され、該画素電極が該蓄積容量の該一方の電極面上だけに設けられ、該画素電極の表面を入射光に対する反射面としたことを特徴とする反射型液晶パネル。

2. 各電解効果トランジスタがアクティブマトリクスのX及びY電極線の近傍に該画素電極及び該蓄積容量の電極から分離して配置され、かつ各

電解効果トランジスタへの入射光線を遮蔽する遮蔽層が設けられる請求項1に記載の反射型液晶パネル。

3. アクティブマトリクスアレイのX及びY電極線の交差点を中心として4個の該画素電極を組として配置し、それぞれの電解効果トランジスタが該交差点の近傍に集めて配置される請求項2に記載の反射型液晶パネル。

4. アクティブマトリクスアレイを構成する電極線が、シリコン多結晶により形成されている請求項1に記載の反射型液晶パネル。

5. 各電解効果トランジスタのゲートの絶縁膜及び該蓄積容量の絶縁膜が、シリコン酸化物とシリコン窒化物の合成複合体から構成されている請求項1に記載の反射型液晶パネル。

6. 前記画素電極を設けた基板に少なくともゲートドライバが配置されている請求項1に記載の反射型液晶パネル。

7. ゲート及びソースドライバICがアクティブマトリクスアレイ部分に対し、左右、上下に形

成されていることを特徴とするシリコン基板上の回路構成からなる請求項6に記載の反射型液晶パネル。

8. 液晶材はネマティック液晶とし、液晶パネル内での光の伝播は複屈折モードで行って、光の輝度変化を実現する請求項1に記載の反射型液晶パネル。

9. 入射側の基板の液晶材と接触していない面に反射防止膜を形成している請求項1に記載の反射型液晶パネル。

10. 前記画素電極の表面を酸化膜で被覆し、その膜厚を入射光の中心波長の1/2の波長厚さになるようにした請求項1に記載の反射型液晶パネル。

### 3. 発明の詳細な説明

#### 〔概要〕

反射型液晶パネルに関し、

画素電極を反射層として利用する場合に平坦な反射面を得ることのできる反射型液晶パネルを提供することを目的とし、

透明電極を設けた基板と画素電極を設け基板と

の間に液晶を封入し、該画素電極に接続するFETを有するアクティブマトリクスを設け、さらに該画素電極の下方に位置し且つ各液晶の容量と並列な蓄積容量を設け、該画素電極が該蓄積容量の電極面上だけに設けられ、該画素電極の表面を入射光に対する反射面とした構成とする。

#### 〔産業上の利用分野〕

本発明は画素電極の表面を入射光に対する反射面とした反射型液晶パネルに関する。

最近、液晶パネルが各種のディスプレイに使用されるようになってきている。液晶ディスプレイはCRTディスプレイに比べて小型、軽量にすることができるので、設置の自由度が大きく、大画面システムを構成するのに適し、例えばハイビジョンテレビへの応用が期待されている。

液晶パネルは光の伝播方法から見て透過型と反射型に分類することができる。ハイビジョンテレビへの応用等のためには画素数を多くすることが必要であり、一定の面積の中で画素数を多くする

と各画素の面積を小さくしなければならず、アクティブマトリクス駆動の液晶パネルでは各画素の面積に対するスイッチング用電解効果トランジスタ(FET)の比面積が大きくなる。FETは直接に入射光が当たると特性が変化するので、入射光が当たらないようにするのが好ましく、FETに向かう入射光を遮断することが必要になり、透過型液晶パネルでは開口率が低下する。反射型液晶パネルは反射層を有し、FETを反射層の後方に設けることができるので、比較的開口率を大きくすることができる。従って、高解像度のディスプレイには反射型液晶パネルが適する場合が多い。

#### 〔従来の技術〕

反射型液晶パネルは、対向する基板の間に液晶を封入し、一方の基板が透明で、他方の基板に反射層が設けられ、透明な基板から入射された光(偏光)が反射層で反射し、再び透明な基板から出射するようにしたものである。通常、入射側の透明な基板に透明な全面電極を設けるとともに、

他方の基板に微小な所定の形状の画素電極を設け、この画素電極を上記したアクティブマトリクスにより駆動する。アクティブマトリクスは走査用X電極線及び信号用Y電極線からなり、各スイッチング用FETのゲートが走査用X電極線に接続され、ソースが信号用のY電極線に接続され、ドレインが画素電極に接続される。かくしてFETのスイッチング作用により透明電極と画素電極との間の印加電圧を変化させ、液晶の光透過性質を変化させて、例えば明暗の変化した画素像を形成することができる。このようなFETとして、例えばMOSFETや薄膜層トランジスタであるTFETを使用する提案がある。

反射型液晶パネルでは、画素電極が透明なものであれば、その下に反射層を設けることが必要である。しかし、最近、画素電極を金属により形成し、その表面を反射層として利用する提案が行われている。このような構成にすれば、反射層を兼用する画素電極をできるだけ広い面積で平坦に形成し、FETをその下(裏側)に配置して入射光

を受けないようにすることができる。

〔発明が解決しようとする課題〕

液晶は、電気回路的には入射側の透明電極及び反射層となる画素電極の間で容量（コンデンサ）を構成したものと等価である。この容量は、FETのゲートがオンにされたときに充電し、オフにされたときに放電してその容量値及びFETの抵抗によって定まる時定数で電圧を保持し、よって次のオン時近くまで画像を形成させる。

容量の値は一般的に電極の面積に比例し、電極間の距離に反比例する。液晶からなる容量の場合には、容量の値は画素電極の面積によって定められる。例えばハイビジョン対応等のために一定の面積の中で画素数を多くすると、各画素電極の面積が小さくなり、よって得られる容量の値が小さくなる。このように容量の値が小さくなると、時定数が小さくなって画像保持期間が減少し、画像を十分に形成することができなくなる。このために、液晶からなる容量と並列に補助容量を設け、

合成容量値によって時定数を上げ、十分な画像保持期間が確保されるようにする。このような補助容量を蓄積容量と呼ぶ。

上記した画素電極を反射層として利用する従来の構成の場合には、各画素電極とそれに隣接する画素電極との間隔をできるだけ詰めて各画素電極の面積をできるだけ大きくし、それによってFETをその下に隠すとともに液晶からなる容量の値を大きくし、補助容量（蓄積容量）をなくすることができるようにしたものである。しかし、このように各画素電極の面積を大きくすることによって液晶からなる容量の値を大きくしようとする試みは、画素数が多くなる場合には通用しなくなる

（画素数が多くなると各画素電極の面積は必然的に小さくなる）。従って、画素電極の面積が小さい場合には、画素電極の下方に位置し且つ液晶の容量と並列な蓄積容量を設けることが必要になる。

ところで、画素電極を反射層として利用する場合には反射層となる画素電極の表面の平坦さが問題になる。例えば偏光の旋光性や複屈折を利用す

るツイストネマチック型や複屈折伝播型の液晶パネル等では、反射層に凹凸があると反射時の光の方向が旋光性や複屈折に関して定められた所定の反射方向から変化し、輝度の低下を招く等の問題を生じる。特に、反射層となる画素電極の下方にFETや蓄積容量を設ける場合には、反射層となる画素電極に段差が発生しやすく、平坦な反射面を得ることが望まれていた。

本発明の目的は画素電極を反射層として利用する場合に平坦な反射面を得ることのできる反射型液晶パネルを提供することである。

〔課題を解決するための手段〕

本発明による反射型液晶パネルは、対向する基板の間に液晶を封入し、入射側の基板に透明電極を設けるとともに、他方の基板に微小な所定の形状の画素電極を設け、該画素電極に接続するスイッチング用電解効果トランジスタを有するアクティブマトリクスを設け、さらに該画素電極の下方に位置し且つ各液晶の容量と並列な蓄積容量を設

けるとともに該画素電極及び該蓄積容量の一方の電極が該電解効果トランジスタのドレインと共通的に接続され、該画素電極が該蓄積容量の該一方の電極面上だけに設けられ、該画素電極の表面を入射光に対する反射面としたことを特徴とするものである。

〔作 用〕

上記構成においては、蓄積容量の電極面は本質的に平坦に形成されるものであり、しかも画素電極はそのように平坦にされた蓄積容量の電極面上だけに設けられるので、特別の平坦化処理をしなくても平坦になる。

反射型液晶パネルの使用においては、例えば液晶に電圧を印加していないときに入射偏光が液晶を所定の複屈折率で複屈折しながら伝播し、その出射偏光が反射型液晶パネルの出射側に設けた偏光手段を実質的に透過し、その先に設けられるスクリーンに白表示を行う。また、液晶に電圧を印加すると液晶が立ち上がるので複屈折率が小さく

なり、よって出射偏光の振動面が変わって、出射偏光が偏光手段を実質的に透過しないようになり、スクリーンに黒表示を行う。従って、コントラストの明瞭な表示を行うことができるようになる。このように、偏光は反射型液晶パネル内を複屈折モードによって伝播し、平坦な反射面において反射した後も反射前と同等の偏光の特性を維持して伝播する。

#### 〔実施例〕

第3図は本発明を投射型ハイビジョンテレビに応用した例を示し、テレビの外箱10内には、反射型液晶装置12、光源14、投射レンズ16、反射鏡18、20が配置される。テレビの外箱10の前面にはスクリーン22が設けられ、反射型液晶装置12で形成された画像が投射レンズ16で拡大され、反射鏡18、20で反射されてスクリーン22に結像するようになっている。

第4図及び第5図は第3図の反射型液晶装置12の概略を示している。投射レンズ16は単一の凸レ

ンズ16によって代表的に示されているが、あらゆる組み合わせレンズとすることができる。反射型液晶装置12はビームスプリッタ24及び液晶パネル26からなり液晶パネル26は反射層28を備えている。

ビームスプリッタ24は2個のプリズムの傾斜面を接合してなる半透過反射膜24aを有し、光源14はビームスプリッタ24に液晶パネル26の入射面にはほぼ平行な方向に光源光を供給するようになっている。そこで、光源光のうち、ビームスプリッタ24への入射面と平行な振動面を有する偏光成分Sがビームスプリッタ24の半透過反射膜24aにおいて反射し、入射面と直角な振動面を有する偏光成分Pがビームスプリッタ24の半透過反射膜24aを透過する。このようにして、液晶パネル26に入射した偏光Sは、反射層28で反射して再び液晶パネル26から出射する。入射偏光Sの振動面は液晶パネル26内の液晶層を伝播する間に複屈折作用によって制御され、場合に応じて入射偏光Sと同じ振動面をもつ出射偏光S、又は入射偏光Sと異なった振動面をもつ出射偏光Pとが出射する。入射偏

光Sと同じ振動面をもつ出射偏光Sはビームスプリッタ24の半透過反射膜24aで反射して投射レンズ装置16へ達せず(第5図)、入射偏光Sと異なった振動面をもつ出射偏光Pがビームスプリッタ24の半透過反射膜24aを透過して投射レンズ16へ向かう(第4図)。

第1図を参照すると、液晶パネル26は入射側ガラス基板30、反射層28側のガラス基板32、これらのガラス基板30・32の間に封入された液晶34、及び液晶34に電圧を印加する電極からなっている。入射側ガラス基板30の入射表面には反射防止膜31が形成され、入射偏光及び出射偏光の反射損を防止するようになっている。液晶34に電圧を印加するために、透明電極36が入射側ガラス基板30の内面に全面に形成され、金属の画素電極38が反射側ガラス基板32の内面に微小区画毎に形成されている。この画素電極38が上記した反射層28としても作用するようになっている。透明電極36には黒色の遮蔽層37が所定のパターンで設けられる。

第2図に示されるように、画素電極38は走査用

電極線 $X_1$ 、 $X_2$ 、 $X_3$ 、及び信号用電極線 $Y_1$ 、 $Y_2$ 、 $Y_3$ 、 $Y_4$ からなるアクティブマトリクスにスイッチング素子としての電解効果トランジスタ(FET)40を介して接続される。

第1図に示されるように、このFET 40は反射側ガラス基板32に取りつけたMOSFETからなり、P型シリコン基板42に設けた半導体デバイスである。各FET 40はシリコン基板42に絶縁膜を介して取りつけたゲートと、ゲートの両側に形成したn+層のソース及びドレインを含み、これらの各要素にはそれぞれゲート電極40G、ソース電極40S、及びドレイン電極40Dが接続される。ゲート電極40Gがアクティブマトリクスの走査用電極線 $X_1$ 、 $X_2$ 、 $X_3$ に接続され、ソース電極40Sが信号用電極線 $Y_1$ 、 $Y_2$ 、 $Y_3$ 、 $Y_4$ に接続され、ドレイン電極40Dが画素電極38に接続される。さらに、シリコン基板42の隣接するFET 40の間の領域にp+層からなる蓄積容量の電極44が設けられる。n+層のソース及びドレイン、及びp+層からなる蓄積容量の電極44を有するシリコン基板42には

第1の絶縁膜46が形成される。この第1の絶縁膜46はソース電極40S及びドレイン電極40Dの接続部を除いてシリコン基板42のほぼ全面を覆い、従って、ゲート電極40Gの下層の絶縁膜46a、及び蓄積容量の電極44を覆う絶縁膜46bとなる。ゲート電極40G及び走査用電極線 $X_1$ 、 $X_2$ 、 $X_3$ は多結晶シリコンの膜として絶縁膜46aの上に形成される。同様に蓄積容量の電極48が多結晶シリコンの膜として絶縁膜46bの上に形成される。従って、蓄積容量は電極44、48及びその間の絶縁膜46bによって構成される。画素電極38はこの電極48の上に珪素アルミニウム等の反射性を備えた金属によって形成されたものであり、蓄積容量の一方の電極48が画素電極38と共通的にドレイン電極40Dに接続される。さらにこれらの全電極を覆って第2の絶縁膜50が設けられる。第2の絶縁膜50の膜厚を入射光の中心波長の1/2の波長厚さになるようにして偏光の位相が第2の絶縁膜50がない場合と変わらないようにするとよい。第1及び第2の絶縁膜46、50は二酸化シリコン( $SiO_2$ )からな

り、より好ましくはシリコン酸化物とシリコン窒化物の合成複合体から構成される。このような合成複合体は緻密性に優れ、特にチャンネル長の非常に小さなFET 40の製造が可能になり、しかも比誘電率が4以上で厚さ20nm以下にすることができるので電極面積が小さくても蓄積容量の大きな値を得ることができる。

第1図から明らかなように、p+層からなる蓄積容量の電極44は隣接するFET 40の間に延びるが、FET 40からは分離されている。絶縁膜46bの上の蓄積容量の電極48は蓄積容量のもう一方の電極44とはほぼ重ね合わせの形状を有し、これらの電極44、48はともに平坦に形成される。画素電極38は一方の電極48の上にだけ設けられ、すなわちこの電極48の表面から突発的にはみ出さないような形状に形成される。従って、平坦な電極48の上に平坦な画素電極38を容易に形成することができる。各FET 40は画素電極38及び蓄積容量の電極48から分離した位置に形成されている。

第8図は画素電極38の表面形状及びFET 40の配

置を示す図である。アクティブマトリクス of 走査用電極線 $X_1$ 、 $X_2$ 、 $X_3$ 、及び信号用電極線 $Y_1$ 、 $Y_2$ 、 $Y_3$ 、 $Y_4$ はほぼ矩形状の空間を区画し、各画素電極38（及びその下の蓄積容量の電極48）は矩形の1隅を切り取った形状に形成され、FET 40がその切り取った部分に配置される。すなわち、FET 40はアクティブマトリクス of 走査用電極線 $X_1$ 、 $X_2$ 、 $X_3$ 、及び信号用電極線 $Y_1$ 、 $Y_2$ 、 $Y_3$ 、 $Y_4$ の近傍に画素電極38（及びその下の蓄積容量の電極48）から分離して配置される。透明電極36の内面に設けた黒色の遮蔽層37は、このような配置のFET 40に向かって入射光線が当たるのを遮蔽するように配置される。

第9図においては、アクティブマトリクス of 走査用電極線 $X_1$ 、 $X_2$ 、 $X_3$ 、及び信号用電極線 $Y_1$ 、 $Y_2$ 、 $Y_3$ 、 $Y_4$ の交差点を中心として4個の画素電極38（及びその下の蓄積容量の電極48）を組として配置し、それぞれのFET 40が該交差点の近傍に集めて配置される。これらのFET 40は1個の黒色の遮蔽層37によって入射光線に対して遮

蔽される。第8図及び第9図のように配置することによって、FET 40を画素電極38（及びその下の蓄積容量の電極48）から分離しつつ、画素電極38（及びその下の蓄積容量の電極48）の面積を最大にすることができ、且つ遮蔽層37をブラックストライプと一体にすればパターン形成が容易になる。

さらに、第10図に示されるように、ゲートドライバ52及びソースドライバ54をそれぞれICチップとして構成し、液晶パネル26の反射側ガラス基板32を広くして、ゲートドライバ52及びソースドライバ54をこの反射側ガラス基板32に取り付けると、駆動回路一体型の液晶パネル26とすることができる。特に、ゲートドライバ52及びソースドライバ54が液晶パネル26に対して左右、上下に形成されていると、全体的な構成のまとまりがよく、端子接続がやりやすくなる。また、画素電極38、FET 40及び蓄積容量のシリコン基板42を広くし、このシリコン基板42に少なくともゲートドライバ52を直接に集積化して形成することができる。ソースドライバ54は別のICチップとして構成し、

それをこのシリコン基板42に搭載することもできる。

なお、第1図及び第5図に示されるように、ガラス基板30・32の間に封入された液晶34を、ホモジニアス配向で封入された正の複屈折率をもったネマティック液晶とすると、液晶34を伝播する偏光を複屈折モードで制御することができる。すなわち、液晶の異方性による複屈折率 $\Delta n$ 。 $(\Delta n = n_e - n_o)$ が正で、液晶34の各分子の長軸がガラス基板30・32と平行に一樣な方向を向いて配向されたものである。液晶34のディレクタ $n$ は液晶34の分子の長軸の方向になる。この場合、第6図に示されるように、ビームスプリッタ24及び液晶パネル26は、ビームスプリッタ24から液晶パネル26に入射する入射偏光Sの振動面Eが液晶34のディレクタ $n$ に対して所定の角度 $\theta$ をなすように配置される。このように角度 $\theta$ があると、入射偏光Sは液晶34内を常光 $n_o$ 及び異常光 $n_e$ に分かれて複屈折しながら伝播する。角度 $\theta$ は45度にするのが好ましい。

動面Eの液晶34内での回転量が減少し、出射偏光は入射時の偏光Sに近づいていく。従って、液晶34から出射する出射偏光はビームスプリッタ24の半透過反射膜24aを透過しにくくなり、投射レンズ16へ向かう光量が減少して、スクリーン22の画面像は暗くなり、液晶34の分子が完全に立ち上がったときにはほとんど暗状態になる。この暗状態においては、液晶34の複屈折率はほとんど0と見てよいので、光源14の光の波長依存性はなく、よって上記した明状態との間で明瞭なコントラストを形成できる。

なお、上記説明では、単に出射偏光S、出射偏光Pと呼んだが、実際の出射偏光は偏光Sの成分と偏光Pの成分とが混在したものであり、偏光Pの成分が多いほどビームスプリッタ24を透過する光量が多く、明るい画面像が得られることになる。ここで、印加電圧がないときに最も明るい画面像を得るためには、液晶の厚さ $d$ 、光源光の中心波長 $\lambda_c$ 、その中心波長での異常光及び常光の屈折率 $n_{oe}$ 、 $n_{oc}$ 、同複屈折率 $\Delta n_c = (n_{oe} - n_{oc})$ 、

このような液晶34の構成によって、透明電極36と画素電極38との間に電圧を印加していないときには、液晶34の分子の長軸がガラス基板30・32と平行に配向した状態になっており、入射偏光Sは液晶34内を所定の複屈折率で複屈折しながら伝播し、伝播する偏光の振動面Eが常光 $n_o$ と異常光 $n_e$ との速度差に応じて回転していく。従って、反射層28で反射して、液晶34から出射する出射偏光の振動面Eは、入射偏光Sの振動面Eから大きく回転し、第4図に示されるように偏光Pの振動面E、と同等になり、よって出射偏光Pはビームスプリッタ24の半透過反射膜24aを透過して投射レンズ16へ向かい、スクリーン22に明るい画面像を形成する。

また、電圧が印加されたときには、液晶34の分子の長軸がガラス基板30・32に平行な平面に対してチルト角 $\alpha$ で立ち上がり、印加電圧が大きくなるにつれて液晶34のチルト角 $\alpha$ は大きくなり、それとともに液晶34の複屈折率は小さくなる。従って、複屈折率が小さくなるほど、入射偏光Sの振

$m$ を0及び自然数とすると、次に関係のあることが好ましい。

$$\frac{d \Delta n_c}{\lambda_c} = \frac{(2m+1)}{4}$$

これは位相角 $\Delta \phi$ が $\pi$ 又は $3\pi$ 等になったときの関係を満足する式であり、このときに偏光Sの振動面Eの回転量は $2\theta$ になる。 $\theta$ が45度の場合には、 $2\theta$ は90度になる。従って、出射偏光の振動面は入射偏光Sの振動面Eから90度回転し、光源光の偏光成分Pと同等になる。

次に、第7図はカラー表示をするのに適した3個組の液晶装置12を備え、各液晶装置12がビームスプリッタ24、液晶パネル26、及び投射レンズ16を備えている。光源14から各ビームスプリッタ24に向かう光路の途中にダイクロイックミラー60・62・64が配置され、これらのダイクロイックミラー60・62・64は光源14の光を赤、緑、青の成分に分離するものである。例えば、ダイクロイックミラー60は赤色の成分として約600 から 750nmの光(中心波長 640nm)を関連するビームスプリッタ

24に向かって反射し、残りの色の成分を透過させる。次のダイクロイックミラー62は緑色の成分として約500から600nmの光(中心波長550nm)を関連するビームスプリッタ24に向かって反射し、残りの色の成分を透過させる。そして、最後のダイクロイックミラー64は青色の成分として約400から500nmの光(中心波長460nm)を関連するビームスプリッタ24に向かって反射する。

このようにして分離された各色の波長成分はそれぞれのビームスプリッタ24及び液晶パネル26によって選択的に透過せしめられ、投射レンズ16を介してスクリーンに結像する。

このような構成においては、各液晶パネル26の液晶34の厚さは各色の成分の中心波長に基づいて単色の場合と同様に次の関係で定められる。

使用する光源の赤、緑、青の分離された波長領域の各中心波長 $\lambda_{rc}$ 、 $\lambda_{gc}$ 、 $\lambda_{bc}$ 、各中心波長 $\lambda_{rc}$ 、 $\lambda_{gc}$ 、 $\lambda_{bc}$ における液晶の複屈折率 $\Delta n_{rc}$  ( $\Delta n_{rc} = n_{rc} - n_{roc}$ )、 $\Delta n_{gc}$  ( $\Delta n_{gc} = n_{gc} - n_{goc}$ )、 $\Delta n_{bc}$  ( $\Delta n_{bc} = n_{bc} -$

$n_{boc}$ )、各液晶パネル26の液晶34の厚さ $d_r$ 、 $d_g$ 、 $d_b$ 、 $m$ を0及び自然数とすると、

$$\frac{d_r \Delta n_{rc}}{\lambda_{rc}} = \frac{d_g \Delta n_{gc}}{\lambda_{gc}} = \frac{d_b \Delta n_{bc}}{\lambda_{bc}} = \frac{(2m+1)}{4}$$

関係を満足すると、それぞれの色毎に最も明瞭なコントラストを得ることができる。

#### [発明の効果]

以上説明したように、本発明による反射型液晶パネルは、対向する基板の間に液晶を封入し、入射側の基板に透明電極を設けるとともに、他方の基板に微小な所定の形状の画素電極を設け、該画素電極に接続するスイッチング用電解効果トランジスタを有するアクティブマトリクスを設け、さらに該画素電極の下方に位置し且つ各液晶の容量と並列な蓄積容量を設けるとともに該画素電極及び該蓄積容量の一方の電極が該電解効果トランジスタのドレインと共通的に接続され、該画素電極が該蓄積容量の該一方の電極面上だけに設けられ、該画素電極の表面を入射光に対する反射面とした

構成としたので、画素電極は平坦な蓄積容量の電極面上だけに設けられ、特別の平坦化処理をしなくても容易に平坦にすることができ、液晶内を伝播する偏光を正しく反射させることができ、よって複屈折モード等を使用する反射型液晶パネルにおける偏光の制御性を向上させることができる。

#### 4. 図面の簡単な説明

第1図は本発明による液晶パネルの断面図、第2図は第1図の画素電極を示す図、第3図は本発明を投射型テレビに応用した例を示す図、第4図は第5図のビームスプリッタ及び電圧不印加時の液晶パネルを示す図、第5図は同じくビームスプリッタ及び電圧印加時の液晶パネルを示す図、第6図は液晶分子と入射偏光の振動面を示す図、第7図はカラー表示をするのに適した3個組の液晶装置を示す図、第8図は画素電極の表面形状及びFETの配置を示す図、第9図は画素電極の表面形状及びFETの他の配置を示す図、第10図は液晶パネルとその駆動装置を示す図である。

12…反射型液晶装置、14…光源、

16…投射レンズ、22…スクリーン、  
24…ビームスプリッタ、26…液晶パネル、  
28…反射層、30、32…ガラス基板、  
31…反射防止膜、34…液晶、  
36…透明電極、37…遮蔽層、  
38…画素電極、40…FET、  
42…シリコン基板、46、50…絶縁層、  
44、48…蓄積容量の電極。

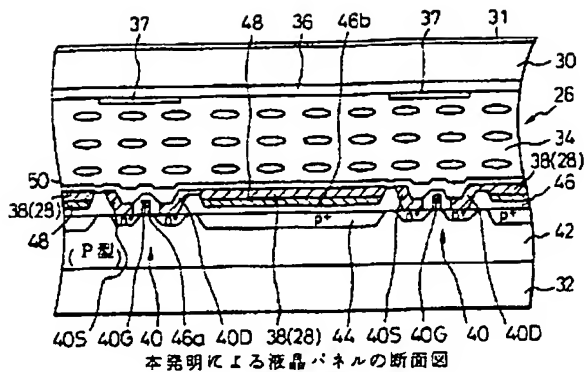
#### 特許出願人

富士通株式会社

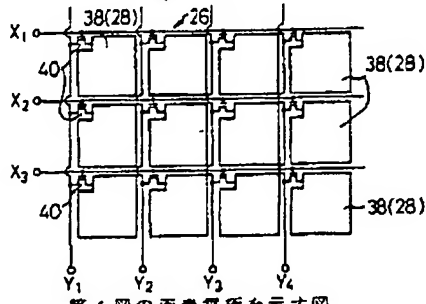
#### 特許出願代理人

弁理士 青 木 朗  
弁理士 石 田 敬  
弁理士 中 山 森 介  
弁理士 山 口 昭 之  
弁理士 西 山 雅 也



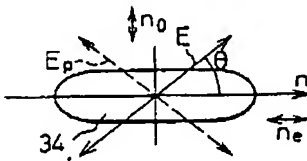


第1図



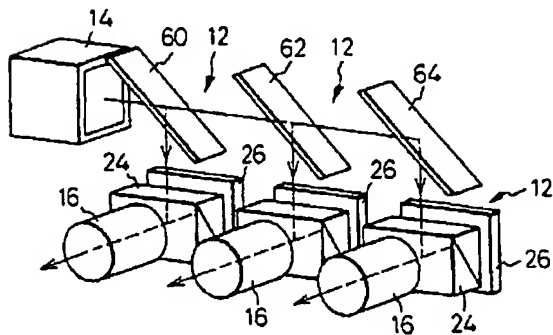
第2図

- |                |                  |
|----------------|------------------|
| 26...液晶パネル     | 37...遮蔽層         |
| 28...反射層       | 38...面素電極        |
| 30, 32...ガラス基板 | 40...FET         |
| 31...反射防止膜     | 42...シリコン基板      |
| 34...液晶        | 46, 50...絶縁層     |
| 36...透明電極      | 44, 48...蓄積容量の電極 |



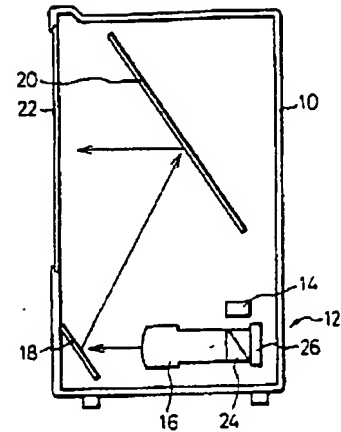
液晶分子と入射偏光の振動面を示す図

第6図



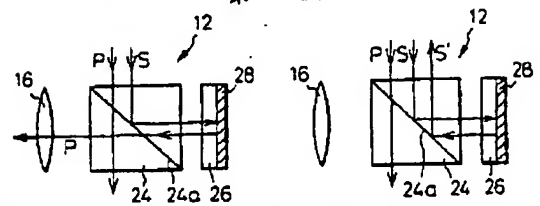
3個組の液晶装置を示す図

第7図



本発明を投影型テレビに应用した例を示す図

第3図

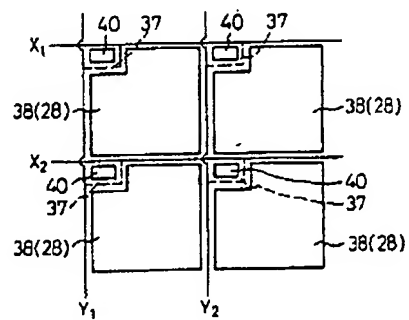


電圧不印加時の液晶パネルを示す図

電圧印加時の液晶パネルを示す図

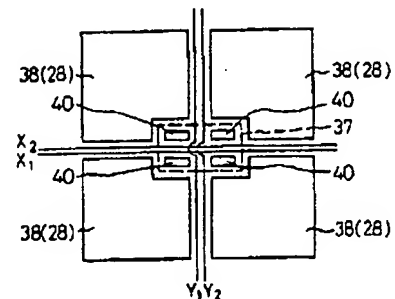
第4図

第5図



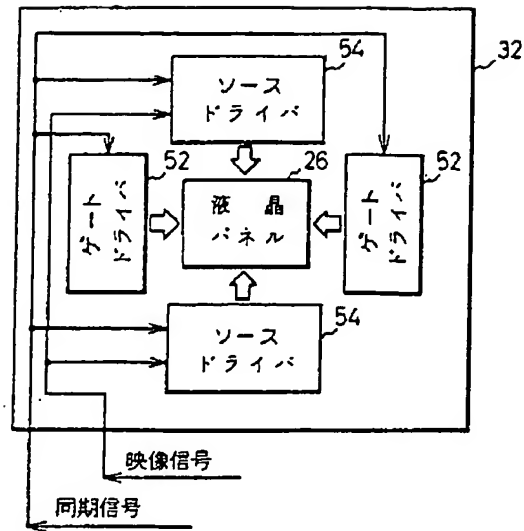
面素電極の表面形状及びFETの配置を示す図

第8図



面素電極の表面形状及びFETの他の配置を示す図

第9図



液晶パネルとその駆動装置を示す図

第 10 図